(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平11-341450

(43)公開日 平成11年(1999)12月10日

(51) Int.Cl. ⁸		識別記号	F I				
H04N	7/08		H04N	7/08	2	Z	
	7/081		G06F 1	12/14	3201	3	
G06F	12/14	3 2 0	G 0 9 C	5/00			
G09C	5/00						
			審査請求	未請求	請求項の数3	OL (全 15 頁	€)
(21)出願番号	}	特願平10-144237	(71)出願人	0000043	152		
				日本放送	送協会		
(22)出顧日		平成10年(1998) 5月26日		東京都	收谷区神南2丁目	12番1号	
			(72)発明者	水谷	Ě 伸		
				東京都t	世田谷区砧1丁目	110番11号 日本	放
				送協会	放送技術研究所	竹内	
			(72)発明者	- 小川 -	一人		
					世田谷区砧1丁目 放送技術研究所		放

(72) 発明者 福田 淳

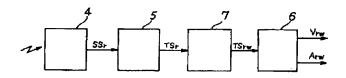
(74)代理人 弁理士 杉村 暁秀

(54) 【発明の名称】 電子透かし埋め込み装置および電子透かし抽出装置

(57)【要約】

【課題】 従来の電子透かし埋め込み装置においては、トランスポートストリーム(TS)をいったん画像データにデコードし、その画像データに対して直接的に電子透かしを埋め込み、再びエンコードしてTSに戻す方式と、TSをDCT係数までデコードして、DCT係数値を変えて電子透かし情報を埋め込んだ後、再びエンコードしてTSに戻す方式とがある。これらの方式で電子透かしをTSに埋め込む機能を具えた受信機はデコーダとエンコーダの両方を具えていなければならず、従って、装置の構成が大規模になるという解決すべき課題があった。

【解決手段】 TSをDCT係数までデコードすることなく、受信機4、デスクランブラ5、およびMPEG2 デコーダ6で構成される受信者側の設備のデスクランブラ5とMPEG2デコーダ6との間に、電子透かし埋め込み回路7を配置して、受信装置等のID情報を予め定められた位置の受信データに埋め込むことにより、不正コピーの防止、データを保護するようにした。



送協会 放送技術研究所内

東京都世田谷区砧1丁目10番11号 日本放

(外8名)

最終頁に続く

が検討されている。

1

【特許請求の範囲】

【請求項1】 トランスポートストリームのデータ列か らトランスポートストリームで予め定められた開始また は終了コードを検出する手段、

該検出した開始または終了コードを基準として予め定められた電子透かしを埋め込むトランスポートストリームのビット位置を計数する手段、および前記トランスポートストリームのビット位置に予め定められたビット数からなるデータを、該データのビット数と同一ビット数からなる透かし情報に置換する手段を具えてなることを特 10 徴とする電子透かし埋め込み装置。

【請求項2】 トランスポートストリームのデータ列からトランスポートストリームで予め定められた開始または終了コードを検出する手段、

該検出した開始または終了コードを基準として予め定められた電子透かしを埋め込むトランスポートストリームのビット位置を計数する手段、および前記トランスポートストリームのビット位置に、該ビット位置直後のゼロスタッフィングビットのビット数に応じて定まるビット数の透かし情報を追加挿入するとともに、前記直後のゼ20ロスタッフィングビットのビット数を前記挿入した透かし情報のビット数だけ減ずる手段を具えてなることを特徴とする電子透かし埋め込み装置。

【請求項3】 トランスポートストリームのデータ列からトランスポートストリームで予め定められた開始または終了コードを検出する手段、

該検出した開始または終了コードを基準として予め定められた電子透かしが埋め込まれたトランスポートストリームのビット位置を計数する手段、および前記トランスポートストリームのビット位置のトランスポートストリ 30ームのデータ列から、予め定められたビット数からなるデータを透かし情報として抽出する手段を具えてなることを特徴とする電子透かし抽出装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、トランスポートストリーム(Transport Stream、以下、略してTSと記す)のデータ列にデジタル著作物の不正コピーを防止するための情報(以下、ID情報と記す)を電子的に付加する電子透かし(Watermarkとも言う)埋め込み装置、特 40に、MPEG2標準に準拠した符号化(以下、MPEG2符号化と記す)データにID情報を電子透かしとして埋め込む電子透かし埋め込み装置、および埋め込まれた電子透かしを抽出する電子透かし抽出装置に関する。

[0002]

【従来の技術】近年、画像や音声などのマルチメディア データ (通常、デジタルデータにて構成される)の著作 権を保護するために、著作権に関する I D情報をいわゆ る電子透かしとしてデータに埋め込むことが行われてい る。その電子透かしによって、データの不正コピーが行 50

われた場合、データの著作権の所在が明らかになる。通信や放送においては、伝送するデータの著作権を保護するために、送信側で著作権に関するID情報を電子透かしとして埋め込むことが行われる。また、不正コピーが行われた場合、どの受信装置で受信されたものをコピーしたかを特定することができるように、受信側で、受信装置に関するID情報を電子透かしとして埋め込むこと

【0003】まず、送信側で画像データにID情報を電 子透かしとして埋め込むためには、送信する画像データ に対してあらかじめ電子透かしを埋め込んでおく方法 と、圧縮符号化の過程において電子透かしを埋め込む方 法とがある。前者の方法で電子透かしを埋め込む方法と しては、画素データの値を変化させることにより直接的 に電子透かしを埋め込む方式と、画素に対しDCT (Dis crete Cosine Transform) 変換、ウエープレット変換な どの変換を行った後の係数値を変えて電子透かしを埋め 込み、逆変換を行い、結果として電子透かしが埋め込ま れた画素データを生成する方式とがあり、一方、受信側 で受信した画像データに対して電子透かしを埋め込む場 合もこの方法で埋め込みを行うことができる。画素デー タに直接埋め込む方式や画素に対しDCT変換、ウエー ブレット変換などの変換を行った後の係数値に埋め込む 方式については、日経エレクトロニクス1997年 2月24日 号の記事『「電子透かし」がマルチメディア時代を守 る』に記載されているので参照されたい。

【0004】後者の方法で電子透かしを埋め込む方法としては、MPEG2符号化データ作成のための符号化の過程において、画素に対しDCT変換を行った後の係数値を変えて電子透かしを埋め込み、量子化、ジグザクスキャン、可変長符号化、多重化を行って、TSを生成する方法のほか、MPEG2符号化データの動きベクトルの値を変えて電子透かしを埋め込む方法などがある。

【0005】以上説明したように、電子透かしの埋め込 みは画素データに対して埋め込むもの、変換係数に対し て埋め込むもの、あるいは圧縮符号化と組み合わせて埋 め込むもののいずれかである。しかし、マルチメディア データのなかにはTSの状態で分配、記録が行われる場 合がある。そこで、TSに対してID情報を電子透かし として埋め込む方法が開発されている。TSに対して電 子透かしを埋め込む方法としては、TSを画像データに デコードし、そのデコードされた画像データに対して直 接電子透かしを埋め込み、再びエンコードしてTSに戻 す方式と、TSをDCT係数までデコードして、DCT 係数値を変えて電子透かしを埋め込んだ後、再びエンコ ードしてTSに戻す方式とがある。これらのうち、TS をDCT係数までデコードして埋め込む方式は、例えば (Frank Hartung, Bernd Girod, "DIGITAL WATERMARKING OF MPEG-2 CODED VIDEO IN THE BITSTREAM DOMAIN"; ICASSP 97 PROCEEDINGS April 21-24, 1997 に記載され

ているので参照されたい。

[0006]

【発明が解決しようとする課題】デジタル放送の受信装 置において、放送番組 (コンテンツ) の不正コピーが行 われた際、それがどの受信装置で受信された放送である かを特定するためには、受信装置に関するID情報を電 子透かしとして埋め込むことが必要になる。MPEG2 符号化データを作成する符号化方式を用いたデジタル放 送では、データはTSで受信され、デコーダでもとの画 像データに復元される。この画像データに電子透かしを 10 埋め込むことで、不正コピーが行われた場合、放送を受 信した受信装置を特定することができる。

【0007】ところで、デジタル放送の受信において、 受信されたTSをそのまま出力し、分配、記録を行うこ とも考えられる。このため、放送がどの受信装置で受信 されたかを特定するには受信装置において、TSに電子・ 透かしを埋め込む手段が組み込まれていることが必要に なる。従来技術でTSに電子透かしを埋め込むために は、上述したように、TSをいったん画像データにデコ ードし、その画像データに対して直接的に電子透かしを 20 埋め込み、再びエンコードしてTSに戻す方式と、TS をDCT係数までデコードして、DCT係数値を変えて 電子透かしを埋め込んだ後、再びエンコードしてTSに 戻す方式がある。これらの方式で電子透かしをTSに埋 め込む機能を具えた受信機はデコーダとエンコーダの両 方を具えていなければならず、従って、装置の構成が大 規模になるという解決すべき課題があった。

【0008】本発明の目的は、上述した課題を解決すべ く簡易な構成の受信装置を実現するために、TSをデコ ードすることなく、TSに直接的に電子透かしを埋め込 30 む手段を具えた、電子透かし埋め込み装置および電子透 かし抽出装置を提供することにある。

[0009]

【課題を解決するための手段】上記目的を達成するため に、本発明による電子透かし埋め込み装置においては、 TSのデータ長を変えることなく、TSビット列の一部 を変えることにより、受信装置のID情報を電子透かし としてTSに埋め込んでいる。

【0010】すなわち、本発明による電子透かし埋め込 み装置は、トランスポートストリームのデータ列からト 40 ランスポートストリームで予め定められた開始または終 了コードを検出する手段、該検出した開始または終了コ ードを基準として予め定められた電子透かしを埋め込む トランスポートストリームのビット位置を計数する手 段、および前記トランスポートストリームのビット位置 に予め定められたビット数からなるデータを、該データ のビット数と同一ビット数からなる透かし情報に置換す る手段を具えてなることを特徴とするものである。

【0011】また、本発明による電子透かし埋め込み装 置は、トランスポートストリームのデータ列からトラン 50

4

スポートストリームで予め定められた開始または終了コ ードを検出する手段、該検出した開始または終了コード を基準として予め定められた電子透かしを埋め込むトラ ンスポートストリームのビット位置を計数する手段、お よび前記トランスポートストリームのビット位置に、該 ビット位置直後のゼロスタッフィングビットのビット数 に応じて定まるビット数の透かし情報を追加挿入すると ともに、前記直後のゼロスタッフィングビットのビット 数を前記挿入した透かし情報のビット数だけ減ずる手段 を具えてなることを特徴とするものである。

【0012】また、本発明による電子透かし抽出装置 は、トランスポートストリームのデータ列からトランス ポートストリームで予め定められた開始または終了コー ドを検出する手段、該検出した開始または終了コードを 基準として予め定められた電子透かしが埋め込まれたト ランスポートストリームのビット位置を計数する手段、 および前記トランスポートストリームのビット位置のト ランスポートストリームのデータ列から、予め定められ たビット数からなるデータを透かし情報として抽出する 手段を具えてなることを特徴とするものである。

[0013]

【発明の実施の形態】以下に添付図面を参照し、発明の 実施の形態に基づいて本発明を詳細に説明する。本発明 による電子透かし埋め込み装置および電子透かし抽出装 置は、MPEG2符号化データ、特に、TSデータ列に 直接電子透かしを埋め込むようにしているため、以下の ような構成をとっている。

【0014】まず、TSデータ列に電子透かしを埋め込 むにあたっては、TSデータへの電子透かしの埋め込み 位置を容易に決定するために、TSに符号化されたデー タから、予め定められた32ビットの開始または終了コ ードを検出し、その32ビットコードの位置を基準に計 数して予め定められたデータ位置に電子透かしを埋め込 んでいる。

【0015】また、本発明による第1のタイプの電子透 かし埋め込み装置は、MPEG2のTSにおいて、予め 定められた位置の予め定められたビット数からなるデー タをそれと同一ビット数からなる透かし情報に置換する ことによって電子透かしを埋め込んでいる。この種電子 透かしの埋め込み装置としては、その機能上、埋め込み によってMPEG2デコーダの動作に破綻を生じない埋 め込み位置が選ばれる。

【0016】また、本発明による第2のタイプの電子透 かし埋め込み装置は、MPEG2のTSにおいて、予め 定められたTSビット位置に直後のゼロスタッフィング ビットのビット数に応じて定まるビット数からなる透か し情報を挿入することによって電子透かしを埋め込むと ともに、電子透かしの埋め込みによる符号化ビットの増 加分は直後のゼロスタッフィングビットを増加分だけ削 除することで相殺し、電子透かしを埋め込んだ場合でも

TSのビット数の総計が変化しないようにしている。挿 入するビット列は、その機能上、埋め込みによってMP EG2デコーダの動作に破綻を生じないものが選ばれ

【0017】また、本発明による電子透かし埋め込みに 適したTSを生成するためにMPEG2の符号化データ 作成用符号化装置としては、符号化時に、スライスに分 割する位置を制御することにより、受信装置の電子透か しの埋め込み位置を任意に移動させることができるもの が好ましい。これにより、電子透かしの埋め込み位置が 10 復号データからは容易に分からないようにすることが可 能となる。また、符号化時にゼロスタッフィングビット を余計に置くことにより、より多くのビット数の電子透 かしを埋め込むことが可能になる。

【0018】また、本発明による電子透かし抽出装置 は、電子透かし埋め込み装置において、TSデータ列へ の電子透かし埋め込み位置を決定したときと同様に、T Sの符号化されたデータ列から、検出された32ビット の開始または終了コードを検出し、その検出された32 ビットコードの位置を基準に計数して予め定められたデ 20 ータ位置に埋め込まれている電子透かしを抽出する。

【0019】以下に、より具体的な本発明による電子透 かし埋め込み装置および電子透かし抽出装置の実施の形 態につき図面を参照して説明する。本発明は、開始コー ドが付されたTSデータ列を使用するシステムにおいて は、どのようなシステムにおいても実施可能となるもの であるが、以下に説明する本発明の実施の形態では、放 送においてMPEG2を使用し、デジタル放送を行うこ とを前提とする。

【0020】図1は、MPEG2符号化を用いたデジタ ル放送システムの放送局側の設備の構成をプロック図に て示し、また図2は、MPEG2符号化を用いたデジタ ル放送システムの受信者側の設備の構成をプロック図に て示している。図1において、1はMPEG2エンコー ダ、2はスクランプラ、3は送信機を示し、また図2に おいて、4は受信機、5はデスクランプラ、6はMPE G 2 デコーダを示している。

【0021】まず、図1に示す送信側において、放送し ようとする映像信号Vtと音声信号Atは、MPEG2 エンコーダ1によりMPEG2符号化され信号TSt (送信側のトランスポートストリーム) となる。信号T Stは、スクランプラ2によってスクランプルをかけら れ信号SStとなり、送信機3によって受信側に送信さ れる。

【0022】送信された信号は、図2に示す受信機4に より復調されて信号SSェ(データビットストリーム) となり、さらにデスクランプラ5においてスクランプル が解除され信号TSェとなるが、この信号TSェのデー タ構造は、送信側における信号TS t のそれと同じ構造 になっている。MPEG2デコーダは、信号TSrをM50 号として取り出すことのできる唯一のデータとなる。こ

PEG2復号化し、その出力側に映像信号Vrと音声信 号Arを得る。

【0023】以上の放送局側、受信者側の各設備にエラ ーが生じず、また、伝送時に全くエラーが生じなかった 場合には、信号TStと信号TSr、また信号SStと 信号SSェはそれぞれ同一のものとなる。以下では、説 明を簡単にするため、各設備、および伝送時には全くエ ラーを生じないものとする。

【0024】上記設備で、透かし情報を埋め込まずに、 受信者側において、テープ、ハードディスク、MOD(M agnetic Optical Disc) のような記録装置に信号TSェ を記録し、その複製を作成した場合、その複製データは 送信側の信号TStと同一のものとなる。従って、その 複製データをMPEG2デコーダに入力し、映像、音声 を再構成した場合には、放送された映像、音声と全く変 わらない画質、音質が得られることとなる。そのため、 放送映像、放送音声に著作権があったとしても、受信者 側で容易に不正コピーを行うことが可能であり、しか も、受信者側の情報(例えば、どの機器を使って複製が 行われたのかなどの情報) は記録されていないため、不 正コピーがどこの受信装置で行われたものであるかを特 定することは困難である。

【0025】図3は、本発明による電子透かし埋め込み 装置の構成をブロック図にて示している。図3において は、図2と同一機能のプロックには同一符号を付して示 し、また、その説明も省略する。図3には、図2に含ま れない電子透かし埋め込み回路7が、デスクランプラ5 とMPEG2デコーダ6との間に介挿され、信号TSr wはこの電子透かし埋め込み回路7の出力ビットストリ ームを示し、そのデータ構造は信号TSrと同じ構造に なっている。また、信号Vrw、Arwは、電子透かし 埋め込み回路7によって電子透かしが埋め込まれた信号 TSrwをMPEG2デコーダ6に入力してMPEG2 復号化した映像出力、音声出力をそれぞれ示している。

【0026】放送局から受信者側に送られてきたデジタ ルテレビジョン電波は受信機4によってデジタル信号S Sェに復調され、デスクランプラ5に送られる。デスク ランプラ5では、スクランブルされた信号SSrをスク ランブルされない通常の信号TSrに変換する(ここま では、図2の場合と同じ)。変換された信号TSrを電 子透かし埋め込み回路 7 に送り、I D情報を電子透かし として信号TSに埋め込み、埋め込まれた信号TSrw としてMPEG2デコーダ6に引き渡す。電子透かしが 埋め込まれていても、MPEG2デコーダ6は正常に動 作し、映像、音声の復号化を行うことができる。

【0027】以上の構成(図3の構成)において、デス クランプラ5と電子透かし埋め込み回路7を一体化して 1個の集積回路 (IC) にすることにより、信号TSェ w (図3参照) がスクランブルされていないデジタル信

7

のように、デスクランプラ5と電子透かし埋め込み回路7をそれらの回路間から信号が取り出せない1個のICにすることで、そのICの出力信号TSrwをテープ、ハードディスク、MOD等に記録した場合には、電子透かし情報がTSrに埋め込まれたデータを記録することになる。従って、このデータを不正にコピーした場合には、どの受信装置により、受信されたデータであるかを特定することが可能となる。

【0028】図4は、MPEG2システムのデータスト リームの構成例の一部を示している。 図4において は、TS(図1乃至図3では、TSt, TSrと記され ている)を構成するTSパケットは、PID=kのとき 映像、PID=nのとき音声のデータであることをそれ ぞれ示し、各TSパケットは、それらTSの開始を示す ヘッダTSHを有している。また、各TSパケットに は、ヘッダ部TSHに引き続いて画像または音声のデジ タル情報が入っている。映像PESは、映像のパケッタ イズドエレメンタリストリームと呼ばれ、そのヘッダP ESHに引き続き、図示のように、PID=kのTSパ ケットに入っているMPEG2符号化された符号化画像 20 情報が続いている。PID=nのTSパケットからは当 然に音声のPESが形成されるが、図4には示されてい ない。

【0029】図5は、MPEG2標準による符号化画像

情報の構造を示している。図5において、シーケンス 層、グループ・オブ・ピクチャー(以下、GOPと記 す)層、ピクチャー層およびスライス層は、それぞれシ ーケンス・ヘッダ・コード(以下、SHCと記す)、グ ループ・スタート・コード(以下、GSCと記す)、ピ クチャー・スタート・コード (以下、PSCと記す) お 30 よびスライス・スタート・コード(以下、SSCと記 す)と呼ばれる各32ビットのコードで開始されてい る。またシーケンス層は、シーケンス・エンド・コード (以下、SECと記す)で終了している。これらの開始 または終了コードは24ビットの固定コード0000 1 (HEX) に、コードの種類を示す8ビットのコード が続いている。本例では、これらのコードを検出するこ とにより、スライス層の区切りまでを検出し、予め定め られた位置のスライス層に含まれる予め定められた位置 のビット列に数ビットずつ区切って電子透かしを埋め込 40 むものとする。なお、図5に示されるブロック層はエン ド・オブ・ブロックコード (EOB) で終了している。 【0030】図6は、図3中の電子透かし埋め込み回路 7の一構成例をプロック図にて示している。図6におい て、8はTSェ多重分離回路、9は遅延回路、10は開 始または終了コード検出回路、11は埋め込み制御回 路、12は遅延回路、13は埋め込み処理回路、14は 遅延回路、および15はTSr多重化回路である。図6 に示す回路の動作は次のようである。まず、TSr信号

がTSr多重分離回路8に供給されてTSrヘッダ(以 50

下、TSrHと記す)、映像PESr, 音声PESr (図4参照)に分離される。開始または終了コード検出回路10においては、その回路の入力信号である映像PESrからSHC, GSC, PSC, SSCおよびSE Cからなる開始または終了コード情報 (図5参照)を検出し、検出した開始または終了コードを埋め込み制御回路11と埋め込み処理回路13に供給する。埋め込み制御回路11は、供給された開始または終了コード情報から透かし情報を埋め込むスライス (図5参照)を示す埋め込み制御情報を生成し、次段の埋め込み処理回路13に供給する。なお、遅延回路9,12,14はタイミング調整用のためのものである。

【0031】図7は、本発明による透かし情報埋め込みのタイミングを示している。図7中、最上段に示す信号のストリームは、図5に示したピクチャー層を示している。図6の回路構成中、開始または終了コード検出回路10において、映像PESr中の全てのSHC、GSC、PSC、SSCおよびSECなどの開始または終了コード情報を検出すると、その検出結果から、PSCの次のSSCはそのピクチャー層の最初のスライス(スライスA)のスタートコードであり、GSC、PSCまたはSECの手前のSSCは直前のピクチャー層の最後のスライスのスタートコードであることがわかる。このようにしてスライスの区切りを特定することができる。

【0032】埋め込み制御回路11(図6参照)は、開始または終了コード検出回路10から供給される開始または終了コード情報からピクチャー層内のSSCを計数し、予め定められたスライスのタイミングで埋め込み制御情報(図7参照)を次段の埋め込み処理回路13に出力する。埋め込み処理回路13では、当該回路に供給される開始または終了コード情報および埋め込み制御情報に従って映像PESrの予め定められたビット位置に電子透かしを埋め込み、映像PESrwとして出力する。

【0033】図6を参照するに、TSrHと電子透かしが埋め込まれた映像PESrwと音声PESrは、それぞれの系統に介挿された遅延回路(9,12および14)によりそれぞれの信号のタイミングが揃えられ、TSr多重回路15に送られる。TSr多重回路15では、TSHと映像PESrwと音声PESrとが多重され、電子透かしが埋め込まれたトランスポートストリームTSrwを出力する。

【0034】図8は、図6中の埋め込み処理回路13の第1の例をプロック図にて示している。なお、本例では、当該回路に開始または終了コード情報は供給されていない。図8において、16は埋め込み位置計数回路、17は読み出し専用メモリ(ROM)、および18は埋め込み回路である。

【0035】ここで、埋め込み位置計数回路16は、当 該回路に供給される埋め込み制御情報が示す電子透かし を埋め込むスライスの、予め定められたビット位置をS

SCを基準に計数し、電子透かしを埋め込む埋め込み位置情報を出力する。電子透かしを埋め込むビット位置は、電子透かしの埋め込みによって、MPEG2デコーダの動作に破綻を生じないビット位置が選ばれている。またこのビット位置は、電子透かしを検出するときの鍵となり、この鍵を知っている者は電子透かしの検出が可能である。ROM17は、受信装置に関するID情報を示す電子透かし情報を発生する。埋め込み回路18は、この回路に供給される映像PESrに対し、埋め込み位置計数回路16からの埋め込み位置情報が示す位置の映 10像PESrのビットを電子透かし情報に置き換えることにより、電子透かしを埋め込み、映像PESrwとして出力する。

【0036】図9は、図8に示す回路によって電子透かしが埋め込まれるプロックの構造を示している。図9においては、図6中の埋め込み制御回路11から供給される埋め込み制御情報に基づいて電子透かしが埋め込まれるスライスのひとつが示されている。スライスの最初には32ビットのSSCがあり、スライスの最後には通常0~7ビットのゼロスタッフィングビット(以下、ZS 20 Bと記す)がある。これは、スライスの長さはバイト単位でなければならないためである。本例では、SSCを基準に計数される予め定められたビット位置に予め定められたビットからなる電子透かしを埋め込むことができる。

【0037】この場合、埋め込み情報ビット(電子透かし情報)が"1"であった場合には、データを"1"とし、埋め込み情報ビットが"0"であった場合には、データを"0"に置換する。もしくは、逆に、埋め込み情報ビットが"1"であった場合には、データを"0"と 30し、埋め込み情報ビットが"0"であった場合には、データを"1"としてもよい。また、埋め込み情報ビットが"1"であった場合にデータを反転させ、"0"であった場合にそのままにしておくという埋め込み方法も用いることができる。これらを含め種々あるデータ対応方法のいずれを選ぶかは事前に決めておくものとする。

【0038】図10は、図6中の埋め込み処理回路13の第2の例をプロック図にて示している。図10において、19は埋め込み位置計数回路、20は2SB検出回路、21は読み出し専用メモリ(ROM)、22は電子 40透かしビット生成回路、23は遅延回路、および24は埋め込み回路である。

【0039】本例においては、予め定められた位置のスライスの予め定められたビット位置に電子透かしを追加挿入することにより埋め込むようにしている。埋め込み位置計数回路19は、当該回路に供給される埋め込み制御情報が示す電子透かしを埋め込むスライスの予め定められたビット位置をSSCを基準に計数し、電子透かしを追加挿入する埋め込み位置情報を出力する。このビット位置は、電子透かしを検出する時の鍵となり、この鍵 50

を知っている者は電子透かしの検出が可能となる。 2 S B 検出回路 2 0 は、埋め込み制御情報が示す電子透かしを埋め込むスライスの次に位置するスライスの開始コード情報で示される S S C と電子透かしを埋め込むスライスのでに位置する T S B を映像 P E S r からかられたビット位置の直後の Z S B を映像 P E S r からかられたビット位置の直後の Z S B を映像 P E S r からたビット位置の直後の Z S B を映像 P E S r からたビット位置の直後の Z S B を映像 P E S r からたビット位置の直後の Z S B のビット数情報として出力する。 R O M 2 1 は、図 8 に示す第1の例と同様、受力する。 R O M 2 1 は、図 8 に示す第1の例と同様、で発生する。 【0040】電子透かし情報を発生する。 【0040】電子透かしビット生成回路 2 2 は、変換テーブルを用い、電子透かしが埋め込まれるスライスの Z S B のビット数情報に応じて、電子透かし情報を電子透かしビット列に変換する。遅延回路 2 3 は、 Z S B のビット数情報に応じて電子透かし埋め込み後のデータ生成のための信号のタイミングをとるための遅延回路である。埋め込み回路 2 4 は、埋め込み位置情報が当該回路

のための信号のタイミングをとるための遅延回路である。埋め込み回路 2 4 は、埋め込み位置情報が当該回路に供給されるタイミングで、映像 P E S r に対して、電子透かしビット列を追加挿入し、映像 P E S r w として出力する。ここで、挿入する電子透かしビット列を I T U H. 262 勧告のD C T 係数テーブルに存在するビット列とすることにより、この挿入により生成されるデータストリームをデコーダの動作に破綻を生じないものとすることができる。

【0041】図11は、図10に示す回路によって電子 透かしが埋め込まれる(追加挿入される)プロックの構 造を示している。図11においては、図6中の開始また は終了コード検出回路10と埋め込み制御回路11とに よって検出されたスライスのひとつが示されている。ス ライスの最初には32ビットのSSCがあり、スライス の最後には、通常、0~7ビットのZSBがある。この ZSBのビット数を限度として、ZSBのビット数に応 じたビット数の透かしを埋め込む。例えば、 ZSBが 0 ~2ビットの場合には透かしを埋め込まず、3ビット以 上のZSBが存在する場合に透かしを埋め込むようにし たときには、スライス内のSSCを基準に計数される予 め定められた位置に、埋め込む情報ビットが"0"の場 合には3ビットのコード"110"を、"1"の場合に は3ビットのコード"111"を挿入する。3ビットの コードを挿入する代わりに、28Bを3ビット削除する ことによって、全体の符号長が変わらないようにするこ とができる。

【0042】なお、図11に示す例は、情報ビット(電子透かし情報)が"0"の場合の埋め込みの様子を示している。追加挿入された"110"、"111"のコードは、MPEG2標準のDCT係数テーブルに存在するコードであり、この透かし情報の埋め込みによって、デコーダに破綻を生ずることはない。また、コードを挿入しない場合も含めて3つの状態により透かしを埋め込むこともできる。ZSBが4ビットの場合にも、同様に挿入できるコードはDCT係数テーブルに存在する4ビッ

11

ト以下のコード"110"、"111"、"0110" および"0111"の4種類で、これらをそれぞれ埋め込む情報ビットの"00"、"01"、"10"、"11"に対応させることにより、2ビットの情報として埋め込むことができる。ZSBが5~7ビットの場合も同様に、MPEG2標準のDCT係数テーブルに存在するZSBのビット数以下のコードを用いて電子透かしを埋め込むことが可能である。この場合、埋め込み可能な最大のビット数はは利用可能なコード数をnとすると、k = log2n となる。ただし、log2n はlog2n を超えな 10 い最大の整数を表すものとする。

【0043】以上(第2の例)のようにして埋め込まれた1ビットから k ビットまでの電子透かしは、通常、その電子透かしの1個または複数個で1つの I D情報を構成するが、これらの電子透かしは、予め定められたスパンで繰り返しTS r に埋め込まれ、動画の一部を切り出した場合にも対処できるようになっている。

【0044】以上、本発明による電子透かし埋め込み装置を、特に、その装置の埋め込み処理回路(図6中、13で示される部分)を異にする2例について説明したが、本発明においては、これら2通りの電子透かしの埋め込みを組み合わせて使用することもできる。例えば、第1の例により電子透かしを埋め込むことも可能である。また、第2の例においては、ZSBに余裕がある限り、2個以上の電子透かしを埋め込むことも可能である。

【0045】上述した第1の例および第2の例による電子透かし埋め込み装置では、予め定められた位置のスライスの予め定められた場所に電子透かしを埋め込むものとしたが、MPEG2符号化時に、スライスに分割する 30位置を制御することにより、電子透かしを埋め込む位置を任意所望に移動させることもできる。

【0046】これを実行するために、図1に示すMPEG2符号化を用いたデジタル放送システムの放送局側の設備中、特にMPEG2エンコーダ1(図1参照)の理解が必要となるので、以下、これにつき説明する。

【0047】図12は、図1中のMPEG2エンコーダ 1の構成をプロック図にて示している。図12におい て、25は映像エンコーダ、26は映像パケット化回 路、27は音声エンコーダ、28は音声パケット化回 路、および29はTS多重化回路である。

【0048】上記において、映像エンコーダ25は、映像信号Vtの符号化を行い、映像エレメンタリーストリーム(以下、映像ESと記す)を生成する。次段の映像パケット化回路26で、映像ESにPESH(図4参照)を付加し、映像PEStを生成する。一方、音声デコーダ27においても音声信号Atの符号化を行い音声エレメンタリーストリーム(以下、音声ESと記す)を生成する。次段の音声パケット化回路28で音声ESにPESHを付加し、音声PEStを生成する。TS多重 50

化回路29は、当該回路に供給された映像PESt、音声PEStを多重化して多重化信号TSt(図1参照)にする。

【0049】図13は、図12中の映像エンコーダ25の一例の構成をプロック図にて示している。図13において、30はマクロプロック符号化器、31は同期信号分離回路、32はスライス制御回路、33はスライスへッダ付加回路、34はES符号化器、35はバッファメモリ、および36はレート制御回路である。

【0050】図13に示す映像エンコーダでは、まず、映像信号Vtは、マクロプロック符号化器30においてマクロプロックに分割され、MPEG2符号化方式に従い、マクロプロックごとのマクロプロックストリームを発生する。マクロプロックストリームは、図5に示すMB層におけるストリームである。同期信号分離回路31は、映像信号Vtから同期信号を分離する。スライス制御回路32は、同期信号分離回路31からの同期信号が入力され、予め定められたタイミングに従ってスライス制御信号を発生する。スライスへッダ付加回路33は、スライス制御信号のタイミングでマクロプロック符号化器30から供給される複数のマクロプロックストリームをまとめ、スライスへッダを付加してスライスストリームとして出力する。

【0051】得られたスライスストリームは、図5に示すスライス層におけるストリームである。ES符号化器34は、スライスストリームにピクチャーヘッダ、GOPヘッダ、シーケンスヘッダ、SECを付加し、図5の構成の映像ESを生成する。バッファメモリ35はこの映像ESを一旦蓄え、バッファメモリの占有量をレート制御情報として出力する。レート制御回路36はバッファメモリ35からのレート制御情報に応じて、量子化係数情報を生成してマクロブロック符号化器30にフィードバックする。

【0052】図14は、図13中のスライスヘッダ付加回路33の一例の構成をプロック図にて示している。図14において、37はスライスヘッダ生成回路、38はヘッダ付加回路、および39はゼロスタッフィングビット(ZSB)付加回路である。

【0053】スライスヘッダ付加回路33(図13参照)は、上述したように、スライス制御信号のタイミングでマクロブロック符号化器30からの複数のマクロブロックストリームをまとめ、スライスヘッダを付加してスライスストリームを出力するものであるが、スライスヘッダ生成回路37ではMPEG2符号化データ作成のための符号化方式に従い、スライスヘッダビット列を生成し、ヘッダ付加回路38に供給する。ヘッダ付加回路38は、スライス制御回路32(図13参照)から供給されるスライス制御信号に従い、スライスヘッダをマクロブロックストリームの前に付加し、スライスビット列を生成する。2SB付加回路39は、同じくスライス制

御信号に従い、スライスビット列の後ろに2SBを付加 してスライスストリームを出力する。

【0054】以上において、MPEG2符号化時にスライスに分割する位置を制御するためには、図13に示すスライス制御回路32において、予め定められたスライスの分割方法に従って、スライス制御信号を出力させるようにすればよい。

【0055】図15は、画面内におけるスライスの分割の例を示している。同図から明らかなように、MPEG2符号化方式におけるスライスは、1個以上の水平方向10に並んだマクロプロックから構成され、その長さやスタート位置は自由であり、画面ごとに変更可能である。

【0056】すなわち、MPEG2標準においては、送信側のMPEG2符号化データ作成用符号化装置でスライスに分割する位置を決定し符号化することにより、受信装置における電子透かし埋め込みの位置が決まる。これにより、符号化時のパラメータを知らなければ、電子透かしの埋め込み位置はTSt(送信側のトランスポートストリーム)を復号した画像データからは容易に解らない。

【0057】次に、第2の例による電子透かし埋め込み 手法では、スライスの最後にあるZSBのビット数を限 度とするビット数の電子透かしを埋め込むことが可能で ある。埋め込み可能な透かしのビット数の上限を大きく するために、予めエンコーダで多数のZSBを追加挿入 しておくことにより、ビット数の大きい電子透かしを追 加挿入することが可能となる。

【0058】これにつき説明する。図13に示すスライスへッダ付加回路33において、同回路の出力であるスライスストリームのビット数は、必ずバイト単位のビッ30ト数にしなければならないので、図14のZSB付加回路39は、通常0~7ビットのZSBを付加する。埋め込み可能な透かしのビット数を増やす場合には、ZSB付加回路39でさらに8ビット、16ビットまたは24ビットのZSBを追加する。これにより、ZSBは8~31ビットの長さになる。DCT係数コードのコード長はMPEG2標準に準拠して最大24ビットであるから、24ビットのZSBを加えることにより、すべての種類のDCT係数コードを透かしのコードとして使用することが可能となる。ZSBの増加により、符号化効率40は、いくらか低下するものの画質への影響はほとんどない。

【0059】最後に、以上のようにして電子透かしを埋め込んだTSから、その電子透かしを抽出する本発明による電子透かし抽出装置につき説明する。図16は、本発明による電子透かし抽出装置の一例の構成をブロック図にて示している。図16において、40はTS多重分離回路、41は開始または終了コード検出回路、42は検出制御回路、43は電子透かし抽出回路、および44は遅延回路である。

14

【0060】本例の電子透かし抽出装置においては、まず、図6に示す本発明による電子透かし埋め込み装置によって電子透かしが埋め込まれた信号TSrwが受信され、TS多重分離回路40において、TSH、映像PESr、および音声PESrwに分離される。電子透かしは映像PESr(図6参照)に埋め込まれ、映像PESrwとなっているから、以下では、映像PESrwの処理についてのみ説明する。

【0061】まず、開始または終了コード検出回路40 において当該回路に供給された映像PESrwからSH C、SEC、GSC、PSCおよびSSCを検出し、こ れらコード信号を開始または終了コード情報として出力 する。次段の検出制御回路42では、図6に示す埋め込 み制御回路11において埋め込み制御情報を生成したの と同様の方法で、開始または終了コード情報から、予め 定められた透かしが埋め込まれているスライスを示す検 出制御情報を生成する。電子透かし検出回路43は、図 8または図10において埋め込み位置計数回路(それぞ れ16, 19によって示される)における埋め込み位置 を決定するのと同様の方法で、検出制御回路42によっ て得られた検出制御情報から電子透かし埋め込み位置を 検出し、埋め込みに用いたテーブルを用い、埋め込まれ ている電子透かしのビット列を電子透かし情報に変換し て最終的な出力とする。なお、図16中の遅延回路44 は、検出制御情報を生成する回路系と映像PESェwの 回路系の両回路系のタイミングを合わせるためのもので ある。

[0062]

【発明の効果】本発明によれば、TSをDCT係数まで デコードすることなく、TSビット列の一部を変えるこ とで受信装置のID情報を電子透かしとして映像部分に 直接埋め込んでいるため、電子透かしの埋め込みのため の装置の構成が簡素化される。

【0063】また、電子透かしの埋め込み手段を既存のMPEG2デコーダに手を加えずに受信装置に組み込むことができるため、MPEG2ストリームでの不正コピーを抑制し、映像データの保護を行うことができる。

【図面の簡単な説明】

【図1】MPEG2符号化を用いたデジタル放送システムの放送局側の設備の構成をプロック図にて示している。

【図2】MPEG2符号化を用いたデジタル放送システムの受信者側の設備の構成をブロック図にて示している

【図3】本発明による電子透かし埋め込み装置の構成を ブロック図にて示している。

【図4】MPEG2システムのデータストリームの構成 例の一部を示している。

【図5】MPEG2標準による符号化画像情報の構造を 50 示している。

15 【図6】図3中の電子透かし埋め込み回路の一構成例を プロック図にて示している。

【図7】本発明による透かし情報埋め込みのタイミング を示している。

【図8】図6中の埋め込み処理回路の第1の例をプロック図にて示している。

【図9】図8に示す回路によって電子透かしが埋め込まれるプロックの構造を示している。

【図10】図6中の埋め込み処理回路の第2の例をプロック図にて示している。

【図11】図10に示す回路によって電子透かしが埋め込まれるブロックの構造を示している。

【図12】図1中のMPEG2エンコーダ1の構成をプロック図にて示している。

【図13】図12中の映像エンコーダの一例の構成をプロック図にて示している。

【図14】図13中のスライスヘッダ付加回路の一例の 構成をブロック図にて示している。

【図15】画面内におけるスライスの分割の例を示している。

【図16】本発明による電子透かし抽出装置の一例の構成をプロック図にて示している。

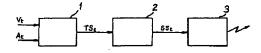
【符号の説明】

- 1 MPEG2エンコーダ
- 2 スクランプラ
- 3 送信機
- 4 受信機
- 5 デスクランプラ
- 6 MPEG2デコーダ
- 7 電子透かし埋め込み回路
- 8 TSr多重分離回路
- 9, 12, 14 遅延回路
- 10 開始または終了コード検出回路

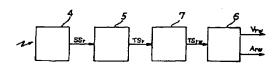
11 埋め込み制御回路

- 13 埋め込み処理回路
- 15 TSr多重化回路
- 16 埋め込み位置計数回路
- 17 読み出し専用メモリ (ROM)
- 18 埋め込み回路
- 19 埋め込み位置計数回路
- 20 ZSB検出回路
- 21 読み出し専用メモリ (ROM)
- 10 22 電子透かしビット生成回路
 - 23 遅延回路
 - 24 埋め込み回路
 - 25 映像エンコーダ
 - 26 映像パケット化回路
 - 27 音声エンコーダ
 - 28 音声パケット化回路
 - 29 TS多重化回路
 - 30 マクロブロック符号化器
 - 31 同期信号分離回路
- 20 32 スライス制御回路
 - 33 スライスヘッダ付加回路
 - 34 ES符号化器
 - 35 バッファメモリ
 - 36 レート制御回路
 - 37 スライスヘッダ生成回路
 - 38 ヘッダ付加回路
 - 39 ゼロスタッフィングビット(ZSB)付加回路
 - 40 TS多重分離回路
 - 41 開始または終了コード検出回路
- 30 42 検出制御回路
 - 43 電子透かし抽出回路
 - 44 遅延回路

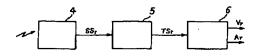
【図1】



[図3]



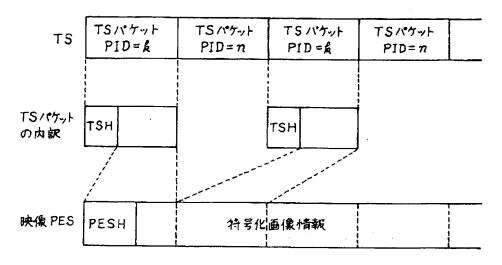
[図2]



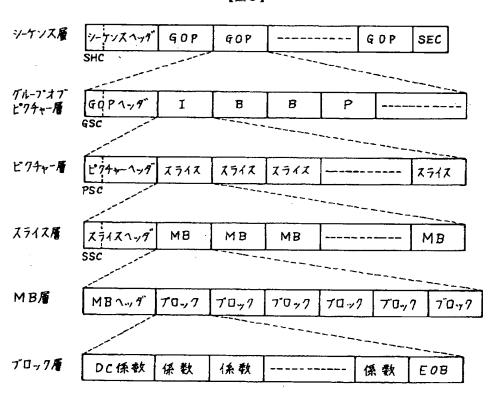
【図15】

<u>スラ</u>	1ZA			
スライスB	ズライスC			
スライスロ	スライスE	スライスF		
ズライスタ	スライスH			
スラ	121			

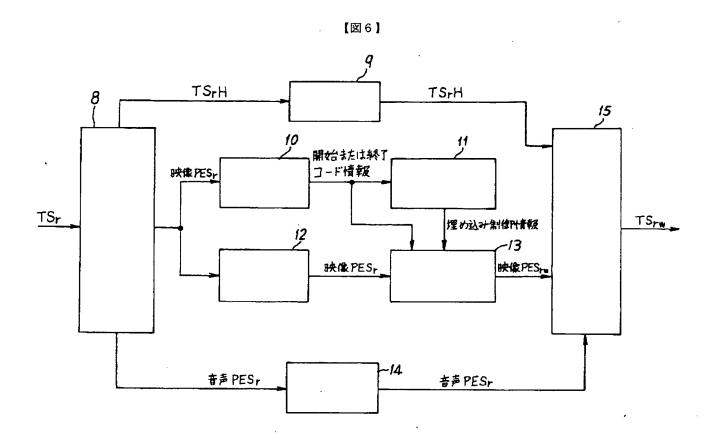
【図4】

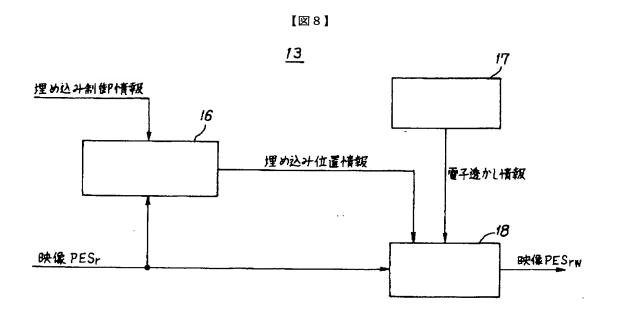


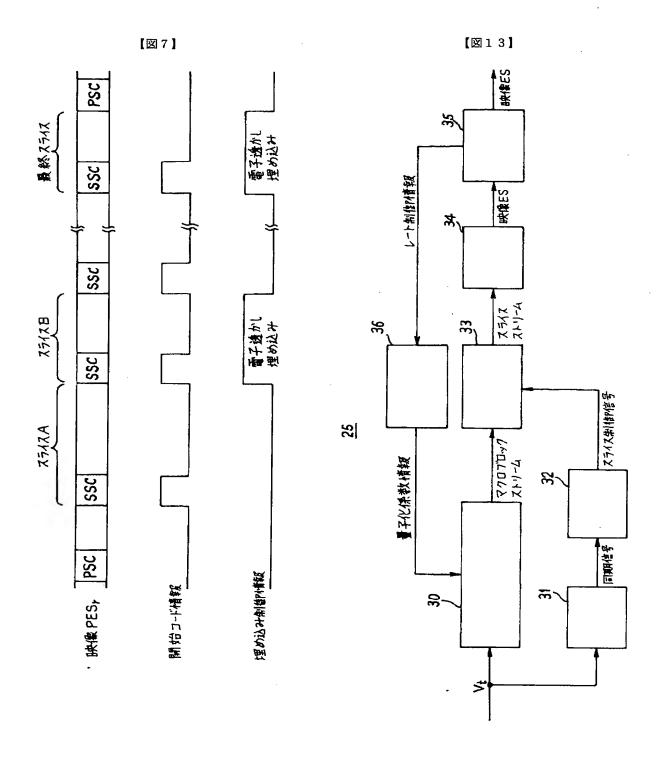
【図5】



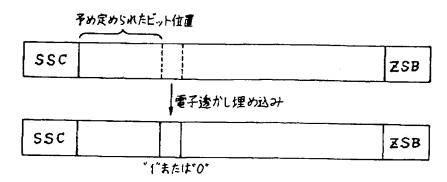
SHC シーケンス・ヘッダ・コード GSC グループ・スタート・コード PSC ピクケャー・スタート・コード SSC スライス・スタート・コード SEC シーケンス・エンド・コード GOP グループ・オブ・ピクチャー MB マクローブロック



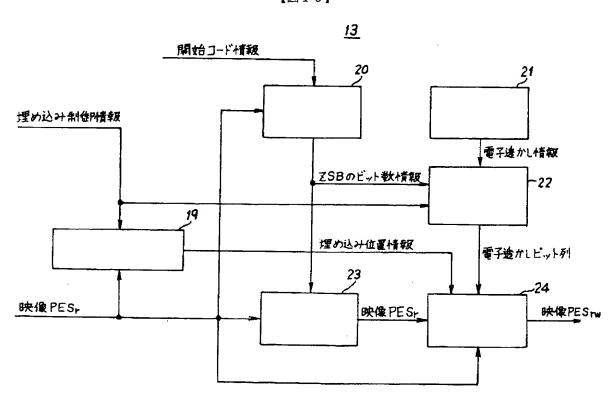




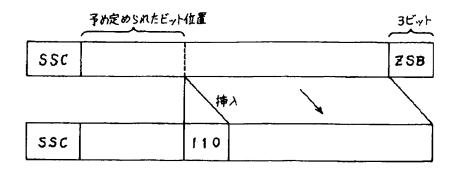
【図9】



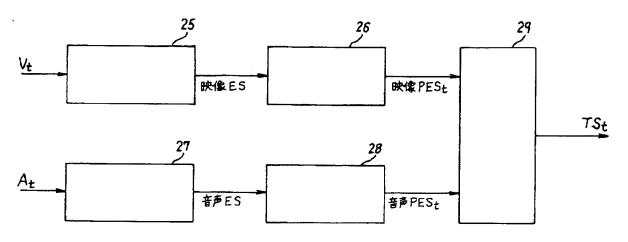
【図10】



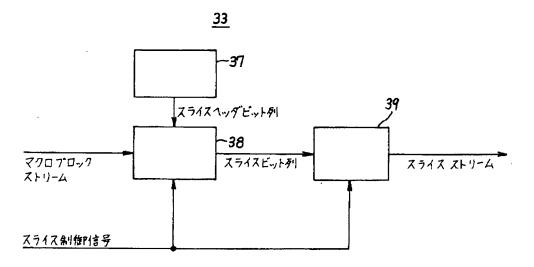
【図11】



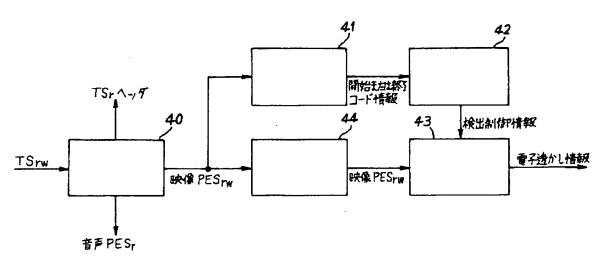
【図12】



【図14】



【図16】



フロントページの続き

(72)発明者 苗村 昌秀 東京都世田谷区砧1丁目10番11号 日本放 送協会 放送技術研究所内 (72)発明者 伊藤 泰雅 東京都世田谷区砧1丁目10番11号 日本放 送協会 放送技術研究所内

(72)発明者 和泉 ▲吉▼則 東京都世田谷区砧1丁目10番11号 日本放 送協会 放送技術研究所内

11-341450

ELECTRONIC WATERMARK EMBEDDING DEVICE AND ELECTRONIC WATERMARK EXTRACTING DEVICE

[Denshi Sukashi Umekomi Sochi
Oyobi Denshi Sukashi Oshidashi Sochi]
Tadanobu Mizutani, Kazuhito Ogawa, Jun Fukuda,
Masahide Naemura, Yasumasa Ito, and Yoshinori Izumi

UNITED STATES PATENT AND TRADEMARK OFFICE
Washington, D.C. June 2004

Translated by: Schreiber Translations, Inc.

Country : Japan

Document No. : Hei 11-341450

Document Type : Kokai

Language : Japanese

Inventor : Tadanobu Mizutani, Kazuhito Ogawa,

Jun Fukuda, Masahide Naemura,

Yasumasa Ito, and Yoshinori Izumi

<u>Applicant</u>: Japan Broadcasting Corporation

IPC : H 04 N 7/08, 7/081, G 06 F

12/14, G 09 C 5/00

Application Date : May 26, 1998

Publication Date : December 10, 1999

Foreign Language Title : Denshi Sukashi Umekomi Sochi

Oyobi Denshi Sukashi Oshidashi

Sochi

English Title : ELECTRONIC WATERMARK EMBEDDING

DEVICE AND ELECTRONIC WATERMARK

EXTRACTING DEVICE

Claims

- 1. An electronic watermark embedding device, characterized by being equipped with a means that detects a start or end code preset by transport stream from a data sequence of a transport stream, a means that counts a bit position of the transport stream for embedding a preset electronic watermark based on said start or end code detected, and a means that substitutes the data consisting of a preset number of bits at the bit position of the above-mentioned transport stream by the watermark information consisting of the same number of bits as the number of bits of said data.
- 2. An electronic watermark embedding device, characterized by being equipped with a means that detects a start or end code preset by transport stream from a data sequence, a means that counts a bit position of the transport stream for embedding a preset electronic watermark based on said start or end code detected, and a means that additionally inserts the watermark information of the number of bits being determined in accordance with the number of zero stuffing bits right after said bit position into the bit position of the above-mentioned transport

¹ Numbers in the margin indicate pagination in the foreign text.

stream and subtracts the number of bits of the above-mentioned inserted watermark information from the number of zero stuffing bits right after the above-mentioned bit position.

3. An electronic watermark extracting device, characterized by being equipped with a means that detects a start or end code preset by transport stream from a data sequence, a means that counts a bit position of the transport stream for embedding a preset electronic watermark based on said start or end code detected, and a means that extracts the data consisting of a preset number of bits as a watermark information from the data sequence of the transport stream at the bit position of the above-mentioned transport stream.

Detailed explanation of the invention

[0001]

(Technical field of the invention)

The present invention pertains to an electronic watermark embedding device that electrically adds an information (hereinafter, described as an ID information) for preventing an illegal duplication of a digital literary work to a data sequence of a transport stream (hereinafter, abbreviated to TS), especially an electronic watermark embedding device that embeds an ID information as a watermark into data coded according to

the MPEG2 standards (hereinafter, described as MPEG binary encoding) and an electronic watermark extracting device that extracts an embedded watermark.

[0002]

(Prior art)

Recently, in order to protect literary works of multimedia data such as images and voices (usually consisting of digital data), the ID information on the copyright has been embedded as an electronic watermark into data. In case the data are illegally duplicated, the ownership of the copyright of the data is clarified by the electronic watermark. In communication and broadcasts, in order to protect the copyright of data being transmitted, the ID information on the copyright is embedded as an electronic watermark at the transmission side. Also, in case an illegal duplication is carried out, the ID information on receivers is embedded as an electronic watermark at the reception side to be able to specify the duplication from a certain receiver.

[0003] First, in embedding the ID information as an electronic watermark into image data at the transmission side, there are a method that embeds the electronic watermark in advance into the image data being transmitted and a method that embeds the electronic watermark in a compressing and encoding process. As

the former method that embeds the electronic watermark, there are a method that directly embeds the electronic watermark by changing the value of the image data and a method that changes the coefficient value after the transform such as DCT (Discrete Cosine Transform) and wave rate transform for picture elements, embeds the electronic watermark, and inversely transforms it, so that the image data into the electronic watermark is embedded are generated. On the other hand, in case the electronic watermark is embedded into image data received at the reception side, the electronic watermark can also be embedded by this method. The method that directly embeds the electronic watermark into image data and the method that embeds the electronic watermark into a coefficient value after the transform such as DCT transform and wave rate transform for picture elements are described in "'Electronic Watermark' Protects the Multimedia Era" written in Nikkei Electronics, February 24, 1997.

[0004] As the latter method that embeds the electronic watermark, there is a method that changes a coefficient value after the DCT transform for picture elements, embeds the electronic watermark, and generates the TS by quantization, zigzag scanning, length-variable encoding, and multiplexing, in the an encoding process for preparing MPEG2 in encoded data, a

method that changes a motion vector value of MPEG2 encoded data and embeds the electronic watermark, etc.

[0005] As explained above, the embedment of the electronic watermark is any of an embedment into a picture element data, an embedment into a transform coefficient, or an embedment in combination with compressing and encoding. However, distributing and recording are sometimes carried out in a TS state in multimedia data. Accordingly, a method that embeds the ID information as an electronic watermark into the TS is developed. As the method that embeds the electronic watermark into the TS, there are a method that decodes the TS into an image data, directly embeds the electronic watermark into the image data decoded, encodes it, and returns it to the TS and a method that decodes the TS up to the DCT coefficient, changes the DCT coefficient value, embeds the electronic work, reencodes it, and returns it to the TS. Of these methods, the method that decodes and embeds the TS up to the DCT coefficient is described in Frank Hartung, Bernd Girod, "Digital Watermarking of MPEG-2 Coded Video in the Bitstream Domain": ICASSP 97 Proceedings, April 21-24, 1997, for instance. /3 [0006]

(Problems to be solved by the invention)

In a receiver of a digital broadcast, when broadcast programs (contents) are illegally duplicated, it is necessary to embed the ID information on receivers as an electronic watermark in order to specify the broadcast from a certain receiver. In a digital broadcast using an encoding method for preparing MPEG2 encoded data, data are received by a TS and restored to original image data by a decoder. With the embedment of an electronic watermark into the image data, when an illegal duplication is carried out, the receiver that has received the broadcast can be specified.

[0007] On the other hand, in the reception of a digital broadcast, the received TS is output as it is, distributed, and recorded. For this reason, in specifying the reception of the broadcast from a certain receiver, it is necessary to assemble an electronic watermark into the TS by an embedment means. In the prior art, in order to embed the electronic watermark, as mentioned above, there are a method that once decodes the TS to an image data, directly embeds the electronic watermark into the image data, re-encodes it, and returns it to the TS and a method that decodes the TS up to the DCT coefficient, changes the DCT coefficient value, embeds the electronic watermark, re-encodes

it, and returns it to the TS. In these methods, a receiver equipped with a function for embedding the electronic watermark into the TS had to be provided with a decoder and an encoder, so that the constitution of the device was made large in scale.

[0008] In order to solve the above-mentioned problems and to realize a receiver with a simple constitution, the purpose of the present invention is to provide an electronic watermark embedding device, which is equipped with a means for directly embedding an electronic watermark into a TS without decoding the TS, and an electronic watermark extracting device.

[0009]

(Means to solve the problems)

In order to achieve the above-mentioned purpose, an ID information of a receiver is embedded as an electronic watermark into a TS by changing part of a TS bit string without changing the data length of the TS.

[0010] In other words, the electronic watermark embedding device of the present invention is characterized by being equipped with a means that detects a start or end code preset by transport stream from a data sequence of a transport stream, a means that counts a bit position of the transport stream for embedding a preset electronic watermark based on said start or end code detected, and a means that substitutes the data consisting of a

preset number of bits at the bit position of the above-mentioned transport stream by the watermark information consisting of the same number of bits as the number of bits of said data. [0011] Also, the electronic watermark embedding device of the present invention is characterized by being equipped with a means that detects a start or end code preset by transport stream from a data sequence, a means that counts a bit position of the transport stream for embedding a preset electronic watermark based on said start or end code detected, and a means that additionally inserts the watermark information of the number of bits being determined in accordance with the number of zero stuffing bits right after said bit position into the bit position of the above-mentioned transport stream and subtracts the number of bits of the above-mentioned inserted watermark information from the number of zero stuffing bits right after the above-mentioned bit position.

[0012] Also, the electronic watermark extracting device is characterized by being equipped with a means that detects a start or end code preset by transport stream from a data sequence, a means that counts a bit position of the transport stream for embedding a preset electronic watermark based on said start or end code detected, and a means that extracts the data consisting of a preset number of bits as a watermark information

from the data sequence of the transport stream at the bit position of the above-mentioned transport stream.

[0013]

(Embodiments of the invention)

Next, referring to the attached figures, the present invention is explained in detail based on embodiments of the present invention. Since the electronic watermark embedding device and the electronic watermark extracting device of the present invention directly embed an electronic watermark into MPEG2 encoded data, especially a TS data sequence, they have the following constitutions.

[0014] First, in embedding the electronic watermark into the TS data sequence, in order to easily determine an embedding position of the electronic watermark into the TS data, a preset start or end code of 32 bits is detected from the data encoded to a TS, and the electronic watermark is embedded into a data position preset by counting based on the positions of said 32 bit codes.

[0015] Also, in a first type electronic watermark embedding device of the present invention, in the TS of MPEG2, the electronic watermark is embedded by substituting data consisting of a preset number of bits of a preset position by a watermark information consisting of the same number of bits. As the

electronic water embedding device, an embedding position where no failure is caused in the operation of the MPEG2 decoder by embedding is selected in terms of functions.

[0016] Also, in a second type electronic watermark embedding device of the present invention, in the TS of MPEG2, an electronic watermark is embedded by inserting a watermark information consisting of the number of bits being set in accordance with the number of bit of zero stuffing bits right after a preset TS bit position, and the increment portion of the encoded bits due to the embedment of the electronic watermark is canceled by erasing the zero stuffing bits by the increment portion, so that the total number of bits of the TS is not changed, even in case the electronic watermark is embedded. /4

As the bit string being inserted, a bit string that does not cause a failure in the operation of the MPEG2 decoder by embedding is selected in terms of functions.

[0017] Also, as an encoding device for preparing an encoded data of MPEG2 to generate a TS suitable for embedding an electronic watermark, a device that can optionally move the embedding position of the electronic watermark of a receiver by controlling the position for a slice splitting during encoding is preferable. Thus, the embedding position of the electronic watermark cannot be easily understood from a decoded data.

Also, the electronic watermark of a larger number of bits can be embedded by extra setting the zero stuffing bit during encoding. [0018] Also, in the electronic watermark extracting device of the present invention, similarly to the case where the electronic watermark embedding position into the TS data sequence is determined in the electronic watermark embedding device, a start or end code of 32 bits detected is detected from the encoded data sequence of a TS, and the electronic watermark embedded into a data position preset by counting based on the position of the 32-bit code detected is extracted. [0019] Next, embodiments of the electronic watermark embedding device and the electronic watermark extracting device of the present invention are explained referring to the figures. present invention can be applied to any system as long as a TS data sequence attached with a start code is used, however in the embodiments of the present invention, it is assumed that MPEG2 is used in broadcasting and a digital broadcast is carried out. [0020] Figure 1 is a block diagram showing the constitution of a facility at a broadcasting station of a digital broadcasting system using a MPEG2 encoding. Also, Figure 2 is a block diagram showing the constitution of a facility at a receiver of the digital broadcasting system using a MPEG2 encoding. Figure 1, 1 is a MPEG2 encoder, 2 is a scrambler, and 3 is a

transmitter. Also, in Figure 2, 4 is a receiver, 5 is a descrambler, and 6 is a MPEG2 decoder.

[0021] First, at the transmission side shown in Figure 1, a video signal Vt and an audio signal At being broadcasted are MPEG2-encoded to a signal TSt (transport stream at the transmission side) by the MPEG2 encoder 1. The signal Tst is changed to a signal SSt by scrambling using the scrambler 2 and transmitted to the reception side by the transmitter 3.
[0022] The signal transmitted is demodulated to a signal SSr (data bit stream) by the receiver 4 shown in Figure 2 and descrambled to a signal TSr by the descrambler 5. The data structure of the signal TSr is the same as the structure of the signal TSt at the transmission side. The MPEG2 decoder MPEG2-decodes the signal TSr and obtains a video signal Vr and an audio signal Ar at the output side.

[0023] In case errors are generated in each facility at the broadcasting station side and the receiver side and no error is generated during the transmission, the signals TSt and Tsr or the signals SSt and SSr are respectively the same. Next, for simplicity of explanation, it is assumed that no error is generated in each facility and during the transmission.

[0024] In the above-mentioned facilities, in case no watermark information is embedded and the receiver side records the signal

TSr in a recording device such as MOD (Magnetic Optical Disc) and prepares its duplication, the duplicated data is the same as the signal TSt at the transmission side. Therefore, in case the duplicated data is input into the MPEG2 decoder and images and voices are reconstituted, the same picture quality and tone quality as the images and voices broadcasted are obtained. For this reason, even if there is a copyright in the broadcasting images and voices, they can be easily, illegally duplicated at the receiver side, and the information at the receiver side (for example, information such as duplication using a certain equipment) is not recorded. Thus, it is difficult to specify which receiver carries out an illegal duplication. [0025] Figure 3 is a block diagram showing the constitution of the electronic watermark embedding device of the present invention. In Figure 3, the same symbols are given to the blocks with the same functions shown in Figure 2, and their explanations are omitted. In Figure 3, an electronic watermark embedding circuit which is not included in Figure 2 is interposed between the descrambler 5 and the MPEG2 decoder 6, a signal TSrw shows an output bit stream of the electronic watermark embedding circuit 7, and its data structure has the same structure as that of the signal TSr. Also, signals Vrw and Arw respectively show an video output and an audio output in

which the signal TSrw into which the electron watermark is embedded by the electronic watermark embedding circuit 7 is input into the MPEG2 decoder 6 and MPEG2-decoded.

[0026] Digital television radio waves transmitted to the receiver from the broadcasting station are demodulated to the digital signal SSr by the receiver 4 and sent to the descrambler 5. The descrambler 5 converts the scrambled signal SSR into the ordinary signal TSr which is not scrambled (up to here, the same as the case of Figure 2). The converted signal TSr is sent to the electronic watermark embedding circuit 7, and the ID information is embedded as an electronic watermark into the signal TS and transferred as an embedded signal TSrw to the MPEG2 decoder 6. In the electronic watermark embedment, the MPEG2 decoder 6 is normally operated, and images and voices can be decoded.

[0027] In the above constitution (constitution of Figure 3), the descrambler 5 and the electronic watermark embedding circuit 7 are integrated to one integrating circuit (IC), so that the signal TSrw (see Figure 3) is a unique data that can be drawn out as a digital signal which is not scrambled. Thus, the /5 descrambler 5 and the electronic watermark embedding circuit 7 are set as one IC that cannot extract a signal out of these circuits, so that in case the output signal TSrw of its IC is

recorded on tape, hard disk, MOD, etc., data into which the electronic watermark information is embedded into TSr are recorded. Therefore, in case the data are illegally duplicated, the data received from a certain receiver can be specified. [0028] Figure 4 shows part of a constitutional example of a data stream of the MPEG2 system. In Figure 4, TS packets constituting a TS (in Figures 1-3, described as TSt and TSr) respectively show image data when PID = k and voice data when PID = n, and each TS packet has a header TSH showing the start of these TS. Also, in each TS packet, an image or voice digital information is included after a head part TSH. An image PES is called a packetized elementary stream of images, and after the header PESH, as shown in the figure, a MPEG2-encoded image information included in the TS packet of PID = k is continued. From the TS packet of PID = n, needless to say, a voice PES is formed, though it is not shown in Figure 4.

[0002] Figure 5 shows the structure of an encoded image information based on the MPEG2 standards. In Figure 5, sequence layer, group of picture (hereinafter, described as GOP), picture layer, and slice layer are respectively started by each code of 32 bits called sequence header code (hereinafter, described as SHC), group start code (hereinafter, described as GSC), picture start code (hereinafter, described to PSC), and slice start code

(hereinafter, described as SSC). Also, the sequence layer ends with a sequence end code (hereinafter, described as SEC). In these start or end codes, codes of 8 bits showing the kind of code are continued to a fixed code 000001 (HEX) of 24 bits. In this example, with the detection of these codes, up to the delimiter of the slice layer is detected, a bit string of a preset position being included in the slice layer of a preset position is delimited into several bits each, and an electronic watermark is embedded into it. Also, a block layer shown in Figure 5 ends with an end of block code (EOB).

[0030] Figure 6 is a block diagram showing a constitutional example of the electronic watermark embedding circuit 7 of Figure 3. In Figure 6, 8 is a TSr multiplex separating circuit, 9 is a delay circuit, 10 is a start or end code detecting circuit, 11 is an embedding control circuit, 12 is a delay circuit, 13 is an embedding processing circuit, 14 is a delay circuit, and 15 is a TSr multiplexing circuit. The operation of the circuit shown in Figure 6 is as follows. First, the TSr signal is supplied to the TSr multiplex separating circuit 8 and separated into TSr header (hereinafter, described as TSrH), video PESr, and audio PESr (see Figure 4). The start or end code detecting circuit 10 detects a start or end code information (see Figure 5) consisting of SHC, GSC, PSC, SSC, and

SEC from the video PESr as an input signal of the circuit and supplies the detected start or end code to the embedding control circuit 11 and the embedding processing circuit 13. The embedding control circuit 11 generates an embedding control information showing a slice (see Figure 5) for embedding a watermark information from the started or end code information supplied and supplies it to the embedding processing circuit 13 of the next step. Also, the delay circuits 9, 12, and 14 adjust timing.

[0031] Figure 7 shows the watermark information embedding timing of the present invention. In Figure 7, the signal stream showing the uppermost step shows the picture layer shown in Figure 5. In the circuit constitution of Figure 6, if all the start or end code information such as SHC, GSC, PSC, SSC, and SEC of the video PESr are detected in the start or end code detecting circuit 10, it is understood from the detected results that SSC next to PSC is a start code of the initial slice (slice A) of the picture layer, and SSC before GSC, PSC, or SEC is a start code of the final slice of the previous picture layer. In this manner, the delimiter of the slice can be specified.

[0032] The embedding control circuit 11 (see Figure 6) counts SSC in the picture layer from the start or end code information being supplied from the start or end code detecting circuit 10

and outputs the embedding control information (see Figure 7) to the embedding processing circuit 13 of the next step at a preset slice timing. The embedding processing circuit 13 embeds a watermark into a preset bit position of the video PESr according to the start or end code information and the embedding control information being supplied to said circuit and outputs it as a video PESrw.

[0033] In Figure 6, in TSrH and video PESrw and audio PESr into which an electronic watermark is embedded, the timing of each signal is aligned by the delay circuits (9, 12, and 14) interposed in each system and sent to the TSr multiplexing circuit 15. The TSr multiplexing circuit 15 multiplexes the TSH, video PESrw, and audio PESr and outputs a transport stream into which the electron watermark is embedded.

[0034] Figure 8 is a block diagram showing a first example of the embedding processing circuit 13 of Figure 6. Also, in this example, the start or end code information is not supplied to said circuit. In Figure 8, 16 is an embedding position counting circuit, 17 is a read-only memory (ROM), and 18 is an embedding circuit.

[0035] Here, the embedding position counting circuit 16 counts a preset bit position of a slice into which an electronic watermark shown by an embedding control information being

supplied to said circuit is embedded based on SSC and outputs /6
the embedding position information into which the electronic
watermark is embedded. As the bit position into which the
electronic watermark is embedded, a bit position where no
failure is caused in the operation of the MPEG2 decoder is
selected. Also, the bit position is a key for detecting the
electronic watermark, and a person who knows the key can detect
the electronic watermark. The ROM 17 generates the electronic
watermark information showing the ID information on a receiver.
The embedding circuit 18 embeds the electronic watermark into
the video PESr being supplied to the circuit by substituting the
bits of the video PESr of the position shown by the embedding
position information from the embedding position counting
circuit 16 by the electronic watermark information and outputs
it as the video PESrw.

[0036] Figure 9 shows the structure of a block into which an electronic watermark is embedded by the circuit shown in Figure 8. In Figure 9, one of slices into which the electronic watermark is embedded based on the embedding control information being supplied from the embedding control circuit 11 in Figure 6 is shown. At the beginning of the slice, there is SSC of 32 bits, and at the end of the slice, there is a zero stuffing bit (hereinafter, described as ZSB) of usually 0-7 bits. The reason

for this is that the length of the slice must be a byte unit.

In this example, an electronic watermark consisting of preset bits can be embedded into a preset bit position being counted based on SSC.

[0037] In this case, if the embedding information bit (electronic watermark information) is "1," a data is set to "1," and if the embedding information bit is "0," the data is substituted by "0." On the contrary, if the embedding information bit is "1," the data may be set to "0," and if the embedding information bit is "0," the data may be set to "1." Also, if the embedding information bit is "0," the data may be set to "1." the data is inverted, and if the bit is "0," the data remains as it is. The selection of one of various data correspondence methods including these methods is determined in advance.

[0038] Figure 10 is a block diagram showing a second example of the embedding processing circuit 13 of Figure 6. In Figure 10, 19 is an embedding position counting circuit, 20 is a ZSB detecting circuit, 21 is a read-only memory (ROM), 22 is an electronic watermark generating circuit, 23 is a delay circuit, and 24 is an embedding circuit.

[0039] In this example, an electronic watermark is added and inserted into a preset bit position of a slice at a preset position. The embedding position counting circuit 19 counts a

preset bit position of a slice, into which the electronic watermark shown by an embedding control information being supplied to said circuit is embedded, based on SSC and outputs the embedding position information into which the electronic watermark is added and inserted. The bit position is a key for detecting the electronic watermark, and a person who knows the key can detect the electronic watermark. The ZSB detecting circuit 20 detects ZSB existing between SSC shown by the start code information of the slice positioning next to the slice into which the electronic watermark shown by the embedding control information is embedded and the slice data into which the electronic watermark is embedded, that is, ZSB right after a preset bit position from the video PESr and outputs the number of bits as a bit number information of ZSB. The ROM 21 generates an electronic watermark information showing the ID information on a receiver similarly to the first example shown in Figure 8.

[0040] The electronic watermark bit generating circuit 22 converts the electronic watermark information into an electronic watermark bit string in accordance with the bit number information of ZSB of the slice into which the electronic watermark is embedded, using a conversion table. The delay circuit 23 is a circuit that adopts a signal timing for

generating data after embedding the electronic watermark in accordance with the bit number information of ZSB. The embedding circuit 24 adds and inserts an electronic watermark bit string into the video PESr at the timing in which the embedding position information is supplied to said circuit and outputs it as the video PESrw. Here, the electronic watermark bit string being inserted is set to a bit string existing in a DCT coefficient table recommended by ITU H. 262, so that the data stream being generated by the insertion does not cause a failure in the operation of the decoder.

[0041] Figure 11 shows the structure of a block into which an electronic watermark is embedded (added and inserted) by the circuit shown in Figure 10. In Figure 11, one of a slice detected by the start or end code detecting circuit 10 and the embedding control circuit 11 of Figure 6 is shown. At the beginning of the slice, there is SSC of 32 bits, and at the end of the slice, there is ZSB of usually 0-7 bits. Assuming the number of bit of said ZSB as a limit, the watermark of the number of bit in accordance with the number of bit of ZSB is embedded. For example, in case ZSB is 0-2 bits, the watermark is not embedded, and in case ZSB of 3 bits or more exists, the watermark is embedded. In this case, if the information bit being embedded into a preset position being counted based on SSC

in the slice is "0," a code "110" of 3 bits is inserted, and if the information bit is "1," a code "111" of 3 bits is inserted. Instead of inserting the code of 3 bits, the entire code length is not changed by erasing 3 bits of ZSB.

[0042] Also, the example shown in Figure 11 shows an embedded state when the information bit (electronic watermark information) is "0." The codes "110" and "111" added and inserted are codes existing in the DCT coefficient table of the MPEG2 standards, and no failure is caused in the decoder by the embedment of the watermark information. Also, the watermark can be embedded by three states including the case where no code is inserted. When ZSB is 4 bits, similarly, codes that can be inserted are four kinds of codes "110," "111," "0110," and /7 "0111" of 4 bits or less existing in the DCT coefficient table and can be embedded as the information of 2 bits by respectively making them correspond to the embedding information bits "00," "01," "10," and "11." When ZSB is 5-7 bits, similarly, the electronic watermark can also be embedded using codes of the number of bit or less of ZSB existing in the DCT coefficient table of the MPEG2 standards. In this case, when the number of usable code is n, the maximum number k of bit that can be embedded is $k = log_2n$. However, log_2n shows a maximum integer that does not exceed log2n.

[0043] The electronic watermark from 1 bit to k bits embedded in this manner (second example) usually constitutes one ID information by one or several pieces of electronic watermarks, however these electronic watermarks are repeated at a preset span and embedded into TSr, so that even if part of a dynamic image is cut out, it can be countermeasured.

[0044] Hereto, the electronic watermark embedding device of the present invention is explained by two examples in which the embedding processing part (the part 13 in Figure 6) of the device is different, however the present invention can also be used in combination of the embedment of these two kinds of electronic watermarks. For example, after embedding the electronic watermark by the first example, the electronic watermark can also be embedded by the second example. Also, in the second example, two or more electronic watermarks can be embedded as long as there is a margin in ZSB.

[0045] In the electronic watermark embedding devices of the above-mentioned first example and second example, the electronic watermark has been embedded into a preset position of a slice at a preset position, however the position where the electronic watermark is embedded can also be optionally moved as desired by controlling the position being split into slices during the MPEG2 encoding.

[0046] For its implementation, since it is necessary to understand the facility at the broadcasting station of the digital broadcasting system using the MPEG2 encoding shown in Figure 1, especially the MPEG2 encoder 1 (see Figure 1), it is explained below.

[0047] Figure 12 is a block diagram showing the constitution of the MPEG2 encoder 1 of Figure 1. In Figure 12, 25 is a video encoder, 26 is a video packetizing circuit, 27 is an audio encoder, 28 is an audio packetizing circuit, and 29 is a TS multiplexing circuit.

[0048] In the above-mentioned case, the video encoder 25 generates a video elementary stream (hereinafter, described as video ES) by encoding a video signal Vt. The video packetizing circuit 26 of the next step adds PESH (see Figure 4) to a video ES and generates a video PESt. On the other hand, the video decoder 27 generates a video elementary stream (hereinafter, described as video ES) by encoding an audio signal At. The audio packetizing circuit 28 of the next step adds PESH to an audio ES and generates an audio PESt. The TS multiplexing circuit 29 multiplexes the video PESt and the audio PESt supplied to said circuit and obtains a multiplexed signal Tst (see Figure 1).

[0049] Figure 13 is a block diagram showing the constitution of an example of the video encoder 25 of Figure 12. In Figure 13, 30 is a macro block encoder, 31 is a synchronous signal separating circuit, 32 is a slice control circuit, 33 is a slice header adding circuit, 34 is an ES encoder, 35 is a buffer memory, and 36 is a rate control circuit.

[0050] In the video encoder shown in Figure 13, first, the video signal Vt is split into macro blocks in the macro block encoder 30, and macro block streams for each macro block are generated according to the MPEG2 encoding method. The macro block streams are streams in the MB layer shown in Figure 5. The synchronous signal separating circuit 31 separates the synchronous signal from the video signal Vt. The synchronous signal from the synchronous signal separating circuit 31 is input into the slice control circuit 32, and a slice control signal is generated according to a preset timing. The slice header adding circuit 33 collects several macro block streams being supplied from the macro block encoder 30 at the slice control signal timing, adds a slice header to it, and outputs it as a slice stream. [0051] The slice stream obtained is a stream in the slice layer shown in Figure 5. The ES encoder 34 adds picture header, GOP

generates the video ES with the constitution of Figure 5. The

header, sequence header, and SEC to the slice stream and

buffer memory 35 once stores the video ES and outputs the amount of occupied buffer memory as a rate control information. The rate control circuit 36 generates a quantization coefficient information in accordance with the rate control information from the buffer memory 35 and feeds it back to the macro block encoder 30.

[0052] Figure 14 is a block diagram showing the constitution of an example of the slice header adding circuit 33 of Figure 13.

In Figure 14, 37 is a slice header generating circuit, 38 is a header adding circuit, and 39 is a zero stuffing bit (ZSB) adding circuit.

[0053] The slice header adding circuit 33 (see Figure 13), as mentioned above, collects several macro block streams from the macro block encoder 30, adds a slice header, and outputs a slice stream. The slice header generating circuit 37 generates a slice header bit string according to an encoding method for preparing MPEG2 encoded data and supplies it to the header adding circuit 38. The header adding circuit 38 adds the slice header in front of the macro block stream according to the slice control signal being supplied from the slice control circuit 32 (see Figure 13) and generates a slice bit string. The ZSB adding circuit 39 adds ZSB to the rear of the slice bit string/8

according to the slice control signal and outputs a slice stream.

[0054] In order to control the position being split into slices during the MPEG2 encoding, in the slice control circuit 32 shown in Figure 13, the slice control signal may be output according to a preset slice splitting method.

[0055] Figure 15 shows a slice splitting example in a screen.

As seen from the figure, a slice in the MPEG2 encoding method consists of one or more horizontally arranged macro blocks, and its length and start position are free and can be changed for each screen.

[0056] In other words, in the MPEG2 standards, the position being split into slices by the encoder for preparing the MPEG2 encoded data at the transmission side is determined and encoded, so that the position where the electronic watermark is embedded in the receiver is determined. Thus, the position where the electronic watermark is embedded is not easily understood from an image data in which TSt (transport stream at the transmission side) is decoded unless parameters during the encoding are known.

[0057] Next, in the electronic watermark embedding method of the second example, the electronic watermark of the number of bit in which the number of bit of ZSB existing at the end of the slice

is assumed as a limit can be embedded. If a number of ZSB is added and inserted in advance by the encoder to increase the upper limit of the number of bit of the watermark that can be embedded, the electronic watermark with a large number of bit can be added and inserted.

[0058] This is explained below. In the slice header adding circuit 33 shown in Figure 13, since the number of bit of the slice stream as an output of the circuit must be the number of bit at a byte unit, the ZSB adding circuit 39 of Figure 14 adds ZSB of usually 0-7 bits. In case the number of bit of the watermark that can be embedded is increased, ZSB of 8 bits, 16 bits, or 24 bits is further added by the ZSB adding circuit 39. Thus, ZSB has a length of 8-31 bits. Since the code length of the DCT coefficient code is 24 bits at maximum according to the MPEG2 standards, all the kind of DCT coefficient codes can be used as codes of the watermark by adding ZSB of 24 bits. With the increase of ZSB, although the encoding efficiency is slightly lowered, it has little influence on the picture quality.

[0059] Finally, the electronic watermark extracting device of the present invention that extracts the electronic watermark from the TS into which the electronic watermark is embedded in this manner is explained. Figure 16 is a block diagram showing

the constitution of an example of the electronic watermark extracting device of the present invention. In Figure 16, 40 is a TS multiplex separating circuit, 41 is a start or end code detecting circuit, 42 is a detection control circuit, 43 is an electronic watermark extracting circuit, and 44 is a delay circuit.

[0060] In the electronic watermark extracting device of the present invention, first, a signal TSrw into which an electronic watermark is embedded is received by the electronic watermark embedding device of the present invention shown in Figure 6 and separated into TSH, video PESr, and audio PESrw in the TS multiplex separating circuit 40. The electronic watermark is embedded into the video PESr (see Figure 6), and after the video PESrw, only the processing of the video PESrw is explained below.

[0061] First, the start or end code detecting circuit 10 detects SHC, SEC, GSC, PSC, and SSC from the video PESrw supplied to said circuit and outputs these code signals as a start or end code information. The detection control circuit 42 of the next step generates a detection control information showing a slice, into which a preset watermark is embedded, from the start or end code information by a method similar to the generation of the embedding control information in the embedding control circuit

11 shown in Figure 6. The electronic watermark detecting circuit 43 detects the electronic watermark embedding position from the detection control information obtained by the detection control circuit 42 by a method similar to the embedding position determination in the embedding position counting circuits in Figures 8 and 10 (respectively shown by 16 and 19), converts the bit string of the embedded electronic watermark into an electronic watermark information by using the table used in the embedding, and outputs it finally. Also, the delay circuit 44 of Figure 16 adds the timing of two circuit systems of a circuit system for generating the detection control information and a circuit system of the video PESrw.

[0062]

(Effects of the invention)

According to the present invention, since the ID information of a receiver is directly embedded as an electronic watermark into a video part by changing part of a TS bit string without decoding a TS up to a DCT coefficient, the constitution of the device for embedding the electronic watermark is simplified.

[0063] Also, since the electronic watermark embedding means can be assembled into a receiver without changing an existing MPEG2

decoder, an illegal duplication of a MPEG2 stream is suppressed, sot that video data can be protected.

Brief description of the figures

Figure 1 is a block diagram showing the constitution of a facility at a broadcasting station of a digital broadcasting system using a MPEG2 encoding.

Figure 2 is a block diagram showing the constitution of a facility at a receiver of the digital broadcasting system using a MPEG2 encoding.

Figure 3 is a block diagram showing the constitution of the electronic watermark embedding device of the present invention.

Figure 4 shows part of a constitutional example of a data stream of the MPEG2 system.

Figure 5 shows the structure of an encoded image information based on the MPEG2 standards.

Figure 6 is a block diagram showing a constitutional /9
example of the electronic watermark embedding circuit of Figure
3.

Figure 7 shows the watermark information embedding timing of the present invention.

Figure 8 is a block diagram showing a first example of the embedding processing circuit of Figure 6.

Figure 9 shows the structure of a block into which an electronic watermark is embedded by the circuit shown in Figure 8.

Figure 10 is a block diagram showing a second example of the embedding processing circuit of Figure 6

Figure 11 shows the structure of a block into which an electronic watermark is embedded by the circuit shown in Figure 10.

Figure 12 is a block diagram showing the constitution of the MPEG2 encoder 1 of Figure 1.

Figure 13 is a block diagram showing the constitution of an example of the video encoder of Figure 12

Figure 14 is a block diagram showing the constitution of an example of the slice header adding circuit of Figure 13.

Figure 15 shows a slice splitting example in a screen.

Figure 16 is a block diagram showing the constitution of an example of the electronic watermark extracting device of the present invention.

Explanation of numerals:

- 1 MPEG2 encoder
- 2 Scrambler
- 3 Transmitter
- 4 Receiver
- 5 Descrambler
- 6 MPEG2 decoder
- 7 Electronic watermark embedding circuit
- 8 TSr multiplex separating circuit
- 9, 12, 14 Delay circuits
- 10 Start or end code detecting circuit
- 11 Embedding control circuit
- 13 Embedding processing circuit
- 15 TSr multiplexing circuit
- 16 Embedding position counting circuit
- 17 Read-only memory (ROM)
- 18 Embedding circuit
- 19 Embedding position counting circuit
- 20 ZSB detecting circuit
- 21 Read-only memory (ROM)
- 22 Electronic watermark generating circuit
- 23 Delay circuit
- 24 Embedding circuit

- 25 Video encoder
- 26 Video packetizing circuit
- 27 Audio encoder
- 28 Audio packetizing circuit
- 29 TS multiplexing circuit
- 30 Macro block encoder
- 31 Synchronous signal separating circuit
- 32 Slice control circuit
- 33 Slice header adding circuit
- 34 ES encoder
- 35 Buffer memory
- 36 Rate control circuit
- 37 Slice header generating circuit
- 38 Header adding circuit
- 39 Zero stuffing bit (ZSB) adding circuit
- 40 TS multiplex separating circuit
- 41 Start or end code detecting circuit
- 42 Detection control circuit
- 43 Electronic watermark extracting circuit
- 44 Delay circuit



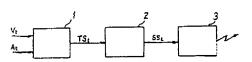


Figure 1

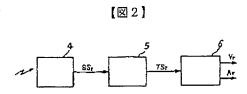


Figure 2

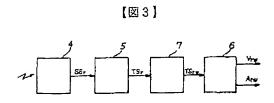


Figure 3

[図15]

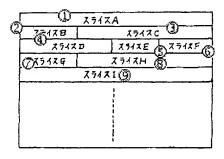


Figure 15:

- 1. Slice A
- 2. Slice B
- 3. Slice C
- 4. Slice D
- 5. Slice E
- 6. Slice F
- 7. Slice G
- 8. Slice H
- 9. Slice I

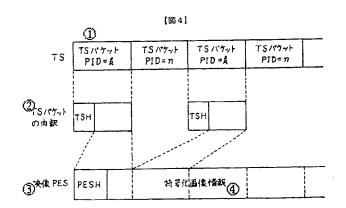


Figure 4:

- 1. TS packet
- 2. Details of TS packet
- 3. Video PES
- 4. Encoded image information

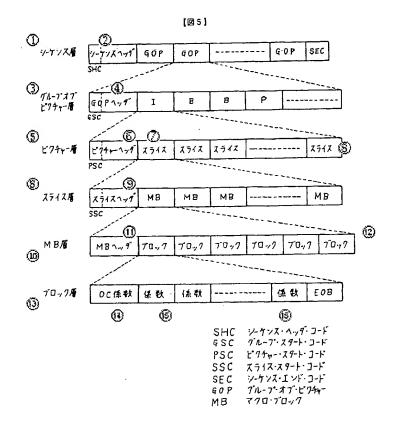


Figure 5:

- 1. Sequence layer
- 2. Sequence header
- 3. Group of picture layer
- 4. GOP header
- 5. Picture layer
- 6. Picture header
- 7. Slice
- 8. Slice layer
- 9. Slice header
- 10. MB layer

- 11. MB header
- 12. Block
- 13. Block layer
- 14. DC coefficient
- 15. Coefficient
- SHC Sequence header code
- GSC Group start code
- PSC Picture sequence code
- SSC Slice start code
- SEC Slice end code
- GOP Group of picture
- MB Macro block

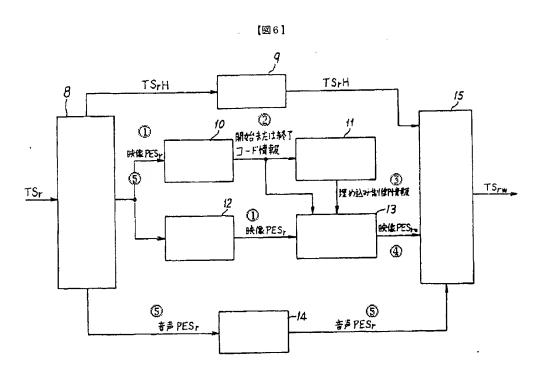


Figure 6:

- 1. Video PESr
- 2. Start or end code information
- 3. Embedding control information
- 4. Video PESw
- 5. Audio PESr

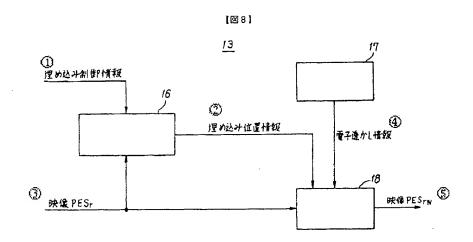


Figure 8:

- 1. Embedding control information
- 2. Embedding position information
- 3. Video PESr
- 4. Electronic watermark information
- 5. Video PESrw

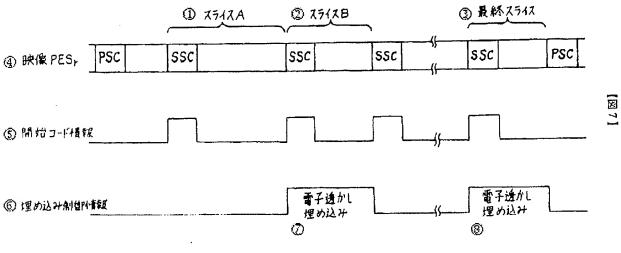


Figure 7:

- 1. Slice A
- 2. Slice B
- 3. Final slice
- 4. Video PESr
- 5. Start code information
- 6. Embedding control information
- 7. Electronic watermark embedding
- 8. Electronic watermark embedding

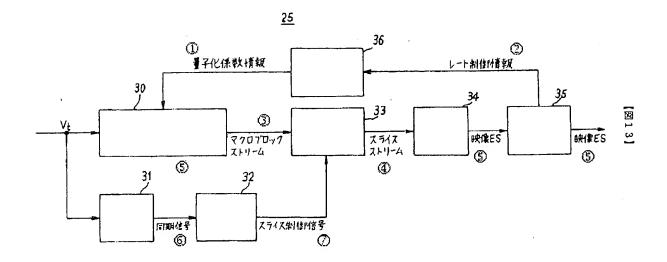


Figure 13:

- 1. Quantization coefficient information
- 2. Rate control information
- 3. Macro block stream
- 4. Slice stream
- 5. Video ES
- 6. Synchronous signal
- 7. Slice control signal

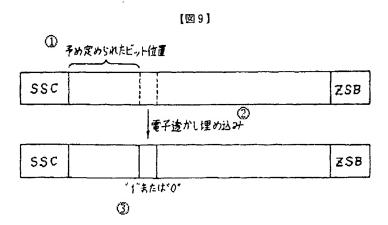


Figure 9:

- 1. Preset bit position
- 2. Electronic watermark embedding
- 3. "1" or "0"

【図10】

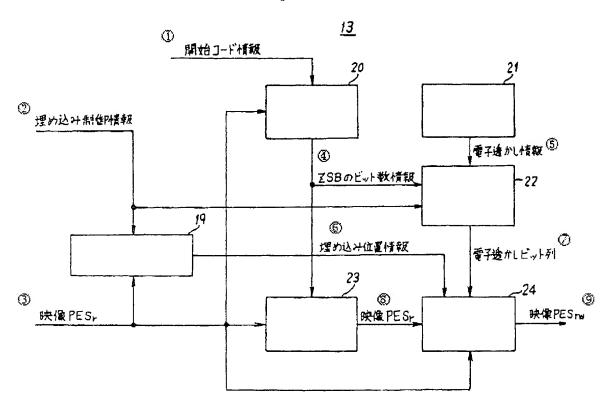


Figure 10:

- 1. Start code information
- 2. Embedding control information
- 3. Video PESr
- 4. ZSB bit number information
- 5. Electronic watermark information
- 6. Embedding position information
- 7 Electronic watermark bit string

- 8. Video PESr
- 9. Video PESrw

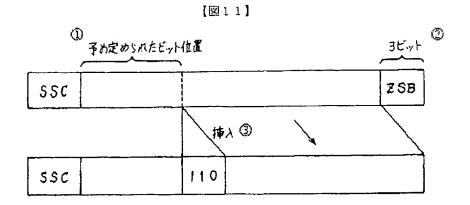


Figure 11:

- 1. Preset bit position
- 2. 3 bits
- 3. Insertion

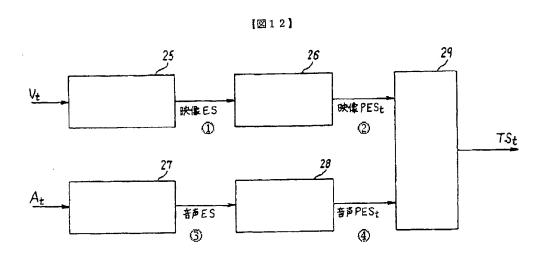


Figure 12:

- 1. Video ES
- 2. Video PESt

- 3. Audio ES
- 4. Audio PESt

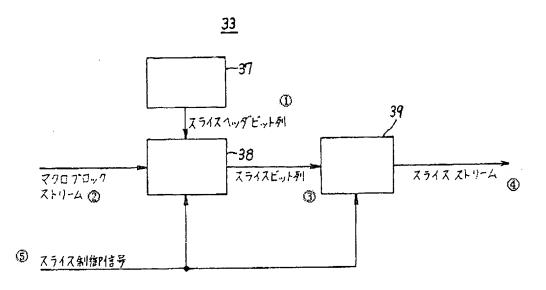


Figure 14:

- 1. Slice header bit string
- 2. Macro block stream
- 3. Slice bit string
- 4. Slice stream
- 5. Slice control signal

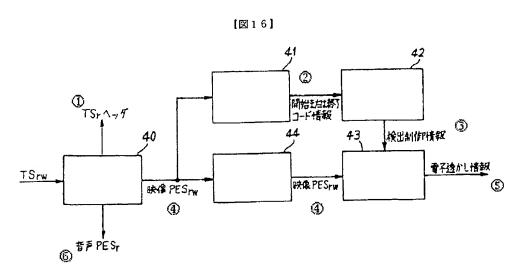


Figure 16:

- 1. TSr header
- 2. Start or end code information
- 3. Detection control information
- 4. Video PESrw
- 5. Electronic watermark information
- 6. Audio PESr